

**MANUFACTURING METHOD OF DISPLAY PANEL AND DISPLAY PANEL****Publication number:** JP2005209413 (A)**Also published as:****Publication date:** 2005-08-04

US2005174039 (A1)

**Inventor(s):** NISHIKAWA RYUJI; KOMURA TETSUJI

KR20050076664 (A)

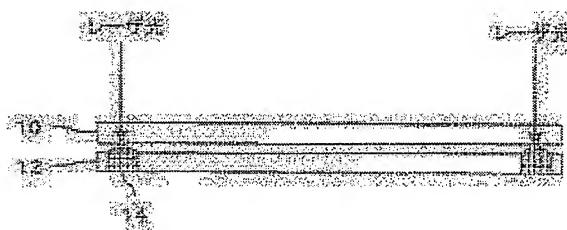
**Applicant(s):** SANYO ELECTRIC CO

CN1652644 (A)

**Classification:****- international:** H05B33/04; G09F9/00; H01J1/62; H01J9/26; H01L51/50;  
H01L51/52; H05B33/10; H05B33/12; H05B33/14;  
H01L27/32; H01L51/56; H05B33/04; G09F9/00; H01J1/00;  
H01J9/26; H01L51/50; H05B33/10; H05B33/12;  
H05B33/14; H01L27/28; (IPC1-7): H05B33/04; G09F9/00;  
H05B33/10; H05B33/14**- European:** H01L51/52C; H01J9/26B**Application number:** JP20040012457 20040120**Priority number(s):** JP20040012457 20040120**Abstract of JP 2005209413 (A)**

**PROBLEM TO BE SOLVED:** To surely seal and realize a top emission type. ; **SOLUTION:** A sealing substrate 12 is faced to an EL substrate 10 at prescribed intervals. A square frame-like opaque region 14 is previously formed in a peripheral portion of the sealing substrate 12. The opaque region 14 is irradiated with laser through the EL substrate 10 to heat an irradiated portion, and by heating, glass is swelled and welded. Since a part other than the opaque region 14 of the sealing substrate 12 is transparent as it is, the top emission type is realized.

; **COPYRIGHT:** (C)2005,JPO&NCIPI



---

Data supplied from the **esp@cenet** database — Worldwide

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2005-209413

(P2005-209413A)

(43) 公開日 平成17年8月4日(2005.8.4)

(51) Int.Cl.<sup>7</sup>

H05B 33/04  
G09F 9/00  
H05B 33/10  
H05B 33/14

F 1

H05B 33/04  
G09F 9/00 343Z  
H05B 33/10  
H05B 33/14 A

テーマコード(参考)

3K007  
5G435

審査請求 未請求 請求項の数 13 O.L. (全 12 頁)

(21) 出願番号  
(22) 出願日

特願2004-12457(P2004-12457)  
平成16年1月20日(2004.1.20)

(71) 出願人 000001889  
三洋電機株式会社  
大阪府守口市京阪本通2丁目5番5号  
(74) 代理人 100075258  
弁理士 吉田 研二  
(74) 代理人 100096976  
弁理士 石田 純  
(72) 発明者 西川 龍司  
大阪府守口市京阪本通2丁目5番5号 三  
洋電機株式会社内  
(72) 発明者 小村 哲司  
大阪府守口市京阪本通2丁目5番5号 三  
洋電機株式会社内  
F ターム(参考) 3K007 AB12 AB13 AB17 AB18 BA06  
BB01 DB03 FA02

最終頁に続く

(54) 【発明の名称】表示パネルの製造方法および表示パネル

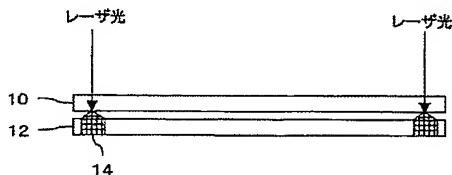
(57) 【要約】

【課題】封止を確実に行うと共にトップエミッションタイプとする。

【解決手段】封止基板12をEL基板10に所定間隔をおいて対向して配置する。封止基板12には、予めその周辺部分に不透明領域14を四角柱状に形成しておく。

レーザをEL基板10を介し、レーザを不透明領域14に照射して、この部分を加熱することで、ガラスが盛り上がり溶接される。また、封止基板12の不透明領域14以外は透明のままなので、トップエミッションタイプにできる。

【選択図】図1



**【特許請求の範囲】****【請求項1】**

表示画素がマトリクス状に形成された表示領域とこの表示領域を取り囲む周辺領域を有する画素基板と、前記画素基板と所定間隔をおいて対向配置した封止基板を含む表示パネルであって、

前記画素基板又は前記封止基板のうちいずれか一方の基板はレーザを透過する材料で形成されており、他方の基板の周辺領域はレーザを吸収する吸収体領域を有し、

前記一方の基板の周辺領域を介し、前記他方の基板の吸収体領域にレーザを照射することとで、前記他方の基板の吸収体領域を加熱し、

これによって他方の基板の吸収体領域を前記一方の基板に向けて盛り上げさせて、前記画素基板と封止基板とを周辺部分で溶接封止して両基板で挟まれる空間を密閉することを特徴とする表示パネルの製造方法。

**【請求項2】**

請求項1に記載の表示パネルの製造方法において、

前記他方の基板の吸収体領域は、その基板への不透明物質のドープにより形成されることを特徴とする表示パネルの製造方法。

**【請求項3】**

請求項1に記載の表示パネルの製造方法において、

前記他方の基板の吸収体領域は、前記他方の基板に溝を形成し、この溝内への不透明物質の真空蒸着、スパッタ、CVD、もしくは塗布による膜形成のいずれかにより形成されることを特徴とする表示パネルの製造方法。

**【請求項4】**

請求項1～3のいずれか1つに記載の表示パネルの製造方法において、

前記レーザを透過する材料はガラスまたは樹脂フィルムであることを特徴とする表示パネルの製造方法。

**【請求項5】**

請求項1～4のいずれか1つに記載の表示パネルの製造方法において、

前記不透明物質は、金属であることを特徴とする表示パネルの製造方法。

**【請求項6】**

請求項1～5のいずれか1つに記載の表示パネルの製造方法において、

前記封止基板の前記画素基板の画素領域に対応する領域には、ブラックマトリクスとして機能する吸収体領域が形成されていることを特徴とする表示パネルの製造方法。

**【請求項7】**

レーザを透過する材料で形成され表示画素がマトリクス状に形成された表示領域とこの表示領域を取り囲む周辺領域を有する画素基板と、

この画素基板に対し所定間隔をおいて対向配置され、レーザを透過する材料で形成され前記画素基板の表示領域に対応する部分が透明であり、前記画素基板の周辺領域に対向する部分にレーザを吸収する吸収体領域が形成された封止基板と、

前記画素基板と封止基板の周辺部分を封止して両基板で挟まれる空間を密閉する封止部と、

を有し、

画素基板の封止部に対応する部分は透明であり、前記封止部は前記画素基板を介し、前記封止基板の吸収体領域にレーザを照射することで、その部分を盛り上げさせて形成されており、かつ前記封止基板における前記画素基板の表示領域に対応する部分は透明であることを特徴とする表示パネル。

**【請求項8】**

請求項7に記載の表示パネルにおいて、

前記他方の基板の吸収体領域は、その基板への不透明物質のドープにより形成されることを特徴とする表示パネル。

**【請求項9】**

請求項7に記載の表示パネルにおいて、

前記他方の基板の吸収体領域は、前記他方の基板に溝を形成し、この溝内への不透明物質の真空蒸着、スパッタ、CVD、もしくは塗布による膜形成のいずれかにより形成されることを特徴とする表示パネル。

**【請求項10】**

請求項7～9のいずれか1つに記載の表示パネルの製造方法において、

前記レーザを透過する材料はガラスまたは樹脂フィルムであることを特徴とする表示パネル。

**【請求項11】**

請求項7～10のいずれか1つに記載の表示パネルの製造方法において、

前記不透明物質は、金属であることを特徴とする表示パネル。

**【請求項12】**

請求項7～11のいずれか1つに記載の表示パネルの製造方法において、

前記封止基板の前記表示基板の画素領域に対応する領域には、ブラックマトリクスとして機能する吸収体領域が形成されていることを特徴とする表示パネル。

**【請求項13】**

光を透過する材料で形成され表示画素がマトリクス状に形成された表示領域とこの表示領域を取り囲む周辺領域を有する画素基板と、

この画素基板に対し所定間隔をおいて対向配置され、光を透過する材料で形成され前記画素基板の表示領域に対応する部分が透明である封止基板と、

前記画素基板と封止基板の周辺部分を封止して両基板で挟まれる空間を密閉する封止部と、

を有し、

前記封止基板の前記画素基板の表示領域に対応する部分には、表示領域における各画素の境界に対応する領域にブラックマトリクスとして機能する吸収体領域が形成されていることを特徴とする表示パネル。

**【発明の詳細な説明】****【技術分野】****【0001】**

有機EL表示パネルなどの表示パネルの製造、特にその封止の構造に関する。

**【背景技術】****【0002】**

薄型のフラットディスプレイパネルとして、プラズマディスプレイ(PDP)、液晶ディスプレイ(LCD)などが普及しており、有機ELパネルも実用化されるようになってきている。

**【0003】**

この有機ELパネルでは、各画素の発光材料などに有機物質を利用し、この有機材料が水分を含むとその寿命が短くなるため、各画素の存在する空間の水分をなるべく少なくする必要がある。そこで、EL素子を含む表示画素がマトリクス状に形成されたEL基板に対応して、封止基板を所定間隔をおいて対向させ、これら基板の周辺部分を樹脂製のシール材によって気密に封止し、内部に水分が侵入しないようにすると共に、内部空間には、乾燥剤を収容し、水分を除去している。

**【0004】**

ここで、シール材としては、エポキシ系の紫外線硬化樹脂などが用いられているが、さらに気密性を向上させることが望まれている。

**【0005】**

ここで、EL基板、封止基板には、通常ガラス基板が使用され、ガラス同士の接合には、ガラスを加熱溶融させて接合する手法がある。このガラスによる封止を利用すれば、樹脂のシール材による封止に比べより機密性の高い封止が行えると考えられる。特に、レーザ光を用いるガラスの溶接を用いれば、ガラス基板の周辺部を接合できると考えられる。

なお、レーザ光を利用したガラスの接合については、特許文献1などに記載されている。

【0006】

【特許文献1】特開2003-170290公報

【発明の開示】

【発明が解決しようとする課題】

【0007】

ここで、この特許文献1では、ガラスの表面にレーザを吸収する吸収材層を形成している。また、不純物ドープにより、ガラス内に不純物をドープしてその結果不透明になったガラスにレーザを照射して溶接することも提案されている。しかし、この不透明ガラスを用いる手法では、光を透過しないことを前提としなければならなかつた。

【課題を解決するための手段】

【0008】

本発明は、表示画素がマトリクス状に形成された表示領域とこの表示領域を取り囲む周辺領域を有する画素基板と、前記画素基板と所定間隔をおいて対向配置した封止基板を含む表示パネルであって、前記画素基板又は前記封止基板のうちいずれか一方の基板はレーザを透過する材料で形成されており、他方の基板の周辺領域はレーザを吸収する吸収体領域を有し、前記一方の基板の周辺領域を介し、前記他方の基板の吸収体領域にレーザを照射することで、前記他方の基板の吸収体領域を加熱し、これによって他方の基板の吸収体領域を前記一方の基板に向けて盛り上がらせて、前記画素基板と封止基板とを周辺部分で溶接封止して両基板で挟まれる空間を密閉することを特徴とする。

【0009】

また、前記他方の基板の吸収体領域は、その基板への不透明物質のドープにより形成されることが好適である。

【0010】

また、前記他方の基板の吸収体領域は、前記他方の基板に溝を形成し、この溝内への不透明物質の真空蒸着、スパッタ、CVD、もしくは塗布による膜形成のいずれかにより形成されることが好適である。

【0011】

また、前記レーザを透過する材料はガラスまたは樹脂フィルムであることが好適である

。

【0012】

また、前記不透明物質は、金属であることが好適である。

【0013】

また、前記封止基板の前記画素基板の画素領域に対応する領域には、ブラックマトリックスとして機能する吸収体領域が形成されていることが好適である。

【0014】

また、本発明は、レーザを透過する材料で形成され表示画素がマトリクス状に形成された表示領域とこの表示領域を取り囲む周辺領域を有する画素基板と、この画素基板に対し所定間隔をおいて対向配置され、レーザを透過する材料で形成され前記画素基板の表示領域に対応する部分が透明であり、前記画素基板の周辺領域に対向する部分にレーザを吸収する吸収体領域が形成された封止基板と、前記画素基板と封止基板の周辺部分を封止して両基板で挟まれる空間を密閉する封止部と、を有し、画素基板の封止部に対応する部分は透明であり、前記封止部は前記画素基板を介し、前記封止基板の吸収体領域にレーザを照射することで、その部分を盛り上がらせて形成されており、かつ前記封止基板における前記画素基板の表示領域に対応する部分は透明であることを特徴とする。

【0015】

また、光を透過する材料で形成され表示画素がマトリクス状に形成された表示領域とこの表示領域を取り囲む周辺領域を有する画素基板と、この画素基板に対し所定間隔をおいて対向配置され、光を透過する材料で形成され前記画素基板の表示領域に対応する部分が透明である封止基板と、前記画素基板と封止基板の周辺部分を封止して両基板で挟まる

空間を密閉する封止部と、を有し、前記封止基板の前記画素基板の表示領域に対応する部分には、表示領域における各画素の境界に対応する領域にブラックマトリクスとして機能する吸収体領域が形成されていることを特徴とする。

【発明の効果】

【0016】

本発明によれば、レーザ照射による溶接封止によって、画素基板と封止基板を接合する。従って、小さな面積で、確実に封止が行え、実際に表示が行える表示領域を大きくとることができ、ディスプレイのサイズを小さくできる。また、溶接によるため、水分の侵入を確実に防止することができ、内部に封入する乾燥剤の量を減少またはなしにする。また、溶接に利用される吸収体領域は実際に溶接を行う部分に限定できるため、封止基板における表示領域に対応する領域は透明のままにできる。このため、封止基板を介し光を放出することができ、画素基板の各画素をトップエミッションタイプとすることができる。トップエミッションタイプにすることで、開口率（画素における発光領域の面積割合）を大きくでき、明るい表示が行える。

【0017】

また、封止基板に形成した吸収体領域をブラックマトリクスとして利用することによって、容易にブラックマトリクスを形成することができる。この場合、封止部は接着剤によって形成してもよい。

【発明を実施するための最良の形態】

【0018】

以下、本発明の実施形態について、図面に基づいて説明する。

【0019】

図1および図2には、実施形態に係る基板の接合を示してある。画素が形成される画素基板であるEL基板10と、EL基板10の上面を封止する封止基板12を対向配置する。そして、封止基板12は、溶接封止する部分に、不透明のガラスなどレーザを吸収する吸収体領域を有している。例えば、封止基板12は、イオン注入や、イオン交換法によって、金属をドープすることによって不透明になり、レーザ光を吸収する吸収体領域として機能する不透明領域14が形成される。ここで、イオン交換法は、パターニングしたレジストを封止基板12に形成し、所定の金属を含む溶液に浸して封止基板12内のイオン（例えば、ナトリウム）をイオン交換させ、金属を封止基板12中に拡散することによって行う。なお、いずれの方法においても、図に示すように、封止基板12の厚み方向全域を不透明に形成することができるが、封止基板12の表面部分のみ、表面から所定の深さまでを不透明にしてもよい。

【0020】

また、封止基板12上に吸収体領域として機能する不透明領域14を形成することも可能である。例えば、封止基板12の不透明領域14を形成したい領域に溝を設け、この溝に真空蒸着、CVD（化学的気相成長法）、スパッタにより金属などの不透明物質を積層したり、有色塗料を塗布して不透明領域14を形成してもよい。

【0021】

なお、本実施形態では、吸収体として用いる金属として銅を採用しているが、不透明にできれば銀、鉄などの金属を採用してもよい。封止基板12の光透過率は、例えば550nmの光で、1～2%程度が好ましい。1%以下にすると、金属ドープ量が非常に多くなり、現実的ではなく、8%以上では光吸収が少なく、十分な加熱ができない。また、金属以外の吸収体においても同様のことがいえる。

【0022】

そして、EL基板10と、封止基板12を6～10μm、好ましくは8μm程度の間隔を隔てて固定する。そして、この状態で、EL基板10側からレーザを照射する。このレーザは、YAGレーザ（1064nm）であれば10～50W程度、炭酸ガスレーザ（10.6μm）であれば500W程度が採用される。

【0023】

これによって、封止基板12の不透明領域14において、光が吸収され、この部分が加熱溶融する。ここで、この不透明領域14は、600～700℃程度まで加熱することが好適であり、これによって不透明領域14が溶融してこの部分が盛り上がる。そして、不透明領域14の先端はEL基板10に接触し、ここで溶接される。なお、レーザ光は、通常のスポット状のものを用い、スポットをスキャンすることで、EL基板10と、封止基板12とをその周辺部で溶接により封止する。

【0024】

このようにして、レーザを利用したガラス溶接によって、EL基板10と、封止基板12を溶接することができる。レーザ照射によれば、溶接部分のみが加熱されるため、封止による内部空間がほとんど加熱されず、内部空間の温度と外部空間の温度があまり変化しない。従って、封止後における内部空間の圧力を適切なものに設定しやすい。また、この封止は、実質的に水分のない窒素雰囲気で行われ、ガラス溶接による封止は、非常に気密状態が高いため、その後の大気中における使用状態においても水分が内部空間に侵入していく可能性が低い。そこで、内部に乾燥剤を収容しなくてもよく、また収容する場合でも、その量を非常に少ない量にできる。さらに、このレーザを利用したガラス溶接を用いた場合、EL基板10と封止基板12の接合部分の幅が小さくてよく、また接合によって接触面積が広がるわけでもない。従って、EL基板の周辺部分の封止用の領域の面積を小さくすることができ、表示パネルを小型化することができる。

【0025】

そして、本実施形態では、封止基板12における不透明領域14は、封止基板12の周辺部分のみに設けられ、EL基板の表示領域に対応する部分は、透明である。従って、封止基板12から光を射出することができ、EL基板10をトップエミッションタイプとすることができる。

【0026】

図2には、1つのガラス基板に複数（この場合は6つ）の封止基板12を設けた状態を示してある。このように、1枚のガラス基板に、四角柱状の不透明領域14を所定間隔をおいて、形成する。一方、EL基板10も同様の1枚のガラス基板に複数形成する。そして、両者を貼り合わせた後、レーザカッターによって、それぞれの表示パネルを切り離すことで、複数のEL基板10を同一工程で一緒に作製することができ、貼り合わせ、カットも1つの工程として効率的に行うことができる。

【0027】

図3には、不透明領域14を表示領域における画素毎の不要部分におけるブラックマトリクスとしても利用する例を示している。このように、この例では、EL基板10に形成される各画素の境界に対応してブラックマトリクス20を不透明領域14と同様にして形成している。これによって、画素毎の区切りが明確になり、より鮮明な表示が行える。また、不透明領域14を形成する際にブラックマトリクス20を一緒に形成することができ、工程を増加する必要がない。

【0028】

なお、不透明領域14を利用しない通常の基板においても、ブラックマトリクスを本実施形態の方法で形成することができる。この場合、封止は樹脂などを利用することができる。

【0029】

また、上述のように、本実施形態では、EL基板10および封止基板12をガラス基板とした。しかし、封止基板12自体または成層形成した吸収体がレーザを吸収し、そのエネルギーにより溶接が行えれば、基板の材料はガラスに限定されるものではない。各種の樹脂フィルムなどを基板として利用することができる。

【0030】

なお、本実施形態では、封止基板12の周辺領域に吸収体領域を形成したが、EL基板10の周辺領域に吸収体領域を設けてよい。この場合、封止基板12は、画素領域に対向する領域だけでなく、レーザを照射する周辺領域もレーザが透過するように透明である

必要がある。

【0031】

図4は、1画素の発光領域と駆動TFTの部分の構成を示す断面図である。なお、各画素には、複数のTFTがそれぞれ設けられ、駆動TFTは、電源ラインから有機EL素子へ供給する電流を制御するTFTである。ガラス基板30上には、SiNとSiO<sub>2</sub>の積層からなるバッファ層11が全面に形成され、その上に所定のエリア(TFTを形成するエリア)にポリシリコンの能動層22が形成される。

【0032】

能動層22およびバッファ層11を覆って全面にゲート絶縁膜13が形成される。このゲート絶縁膜13は、例えばSiO<sub>2</sub>およびSiNを積層して形成される。このゲート絶縁膜13上方であって、チャネル領域22cの上に例えばCrのゲート電極24が形成される。そして、ゲート電極24をマスクとして、能動層22へ不純物をドープすることで、この能動層22には、中央部分のゲート電極の下方に不純物がドープされていないチャネル領域22c、その両側に不純物のドープされたソース領域22sおよびドレイン領域22dが形成される。

【0033】

そして、ゲート絶縁膜13およびゲート電極24を覆って全面に層間絶縁膜15が形成され、この層間絶縁膜15内部のソース領域22s、ドレイン領域22dの上部にコンタクトホールが形成され、このコンタクトホールを介し、層間絶縁膜15の上面に配置されるソース電極53、およびドレイン電極26が形成される。なお、ソース電極53には、電源ライン(図示せず)が接続される。ここで、このようにして形成された駆動TFTは、この例ではpチャネルTFTであるが、nチャネルとすることもできる。

【0034】

層間絶縁膜15およびソース電極53、ドレイン電極26を覆って、全面に平坦化膜17が形成され、この平坦化膜17の上面の発光領域の位置には、Agなどからなる反射膜69が形成され、その上に陽極として機能する透明電極61が設けられる。また、ドレイン電極26の上方の平坦化膜17には、これらを貫通するコンタクトホールが形成され、このコンタクトホールを介し、ドレイン電極26と透明電極61が接続される。

【0035】

なお、層間絶縁膜15および平坦化膜17には、通常アクリル樹脂などの有機膜が利用されるが、TEOSなどの無機膜を利用することも可能である。また、ソース電極53、ドレイン電極26は、アルミなどの金属が利用され、透明電極61には通常ITOが利用される。

【0036】

この透明電極61は、通常各画素の大部分の領域に形成され、全体としてほぼ四角形状で、ドレイン電極26との接続用のコンタクト部分が突出部として形成されており、コンタクトホール内にものびている。反射膜69は、透明電極61より若干小さく形成されている。

【0037】

この透明電極61の上には、全面に形成されたホール輸送層62、発光領域より若干大きめに形成された有機発光層63、全面に形成された電子輸送層64からなる有機層65と、全面に形成された透明(例えば、ITO)の対向電極66が陰極として形成されている。

【0038】

透明電極61の周辺部分上のホール輸送層62の下方には、平坦化膜67が形成されており、この平坦化膜67によって、各画素の発光領域が透明電極61上であって、ホール輸送層62が透明電極61が直接接している部分が限定され、ここが発光領域となる。なお、平坦化膜67にも、通常アクリル樹脂などの有機膜が利用されるがTEOSなどの無機膜を利用することも可能である。

【0039】

なお、ホール輸送層62、有機発光層63、電子輸送層64には、有機EL素子に通常利用される材料が使用され、有機発光層63の材料（通常はドーパント）によって、発光色が決定される。例えば、ホール輸送層62にはNPB、赤色の有機発光層63にはTBA DN+DCJTB、緑色の有機発光層63にはA1q<sub>3</sub>+CFDMA、青色の有機発光層63にはTBADN+TBP、電子輸送層64にはA1q<sub>3</sub>等が用いられる。

## 【0040】

このような構成において、ゲート電極24の設定電圧に応じて、駆動TFTがオンすると、電源ラインからの電流が、透明電極61から対向電極66に流れ、この電流によって有機発光層63において、発光が起こり、この光が、対向電極66を通過し、また反射膜69で反射され、図における上方に射出される。

## 【0041】

そして、封止基板12におけるEL基板10の各画素の発光領域以外の部分に対向して、ブラックマトリクス20が設けられている。従って、となりの画素の発光領域からの光が混入して表示が不鮮明になることを効果的に防止することができる。

## 【0042】

また、トップエミッションタイプとすることによって、TFTの上方にも発光領域を形成することができ、複数のTFTを設けた画素回路を利用しても、開口率（発光領域の割合）を大きくして明るいパネルを容易に形成することができる。

## 【0043】

図5には、EL基板10における回路の概略構成が示してある。周辺回路として水平ドライバ40と、垂直ドライバ42が設けられており、その内側が表示領域になっている。水平ドライバ40からはデータラインDLと、電源ラインPLが各列の画素に対応して垂直方向に設けられ、垂直ドライバ42からは、各行の画素に対応してゲートラインGLが水平方向に設けられている。なお、電源電圧、動作クロック、映像データは外部からインターフェースを介し、水平ドライバ40、垂直ドライバ42に供給される。

## 【0044】

各画素には、nチャネルの選択TFT1、pチャネルの駆動TFT2、保持容量3、有機EL素子4が設けられている。選択TFT1は、ドレインがデータラインDL、ゲートがゲートラインGL、ソースが駆動TFT2のゲートに接続されている。また、この駆動TFT2のゲートには、保持容量SCの一端が接続され、保持容量SCの他端は、所定電位のSC容量ラインに接続されている。駆動TFT2のソースは電源ラインPLに接続され、ドレインは有機EL素子4のアノードに接続されている。そして、有機EL素子4のカソードが低電圧のカソード電源に接続されている。

## 【0045】

そして、ゲートラインGLをHとすることで、その行の選択TFT1がオンになり、その状態で、データラインDLにデータ電圧をセットすることで、その電圧が保持容量SCに保持され、駆動TFT2がデータ電圧に対応した電流を電源ラインPLから有機EL素子4に流し、データ電圧に応じた発光が生起される。

## 【0046】

図3、4に示すように、トップエミッションタイプとした場合、選択TFT1、駆動TFT2、各種ラインを画素領域の下に形成することができ、そしてブラックマトリクス20によって、鮮明な表示を維持することができる。

## 【0047】

ここで、EL基板10は、その大部分が表示画素がマトリクス状に配置された表示領域となっており、周辺部分にドライバなどが配置されている。そして、図6に示すように、映像信号や電源などは外部から供給されるため、外部との接続用の端子部16を有している。この端子部16は、外部との接続を行う複数のパッド部分からなっており、このパッド部分には、内側の回路との電気的接続を行う複数の配線部が接続されている。

## 【0048】

そして、この端子部16におけるパッドやそこに接続される配線部分は、通常アルミな

どの金属で形成されているが、この端子部16におけるレーザを透過させる部分については、透明導体であるITOで形成されている。

## 【0049】

従って、図7に示すように、レーザ光は端子部16においても、EL基板10を透過し、封止基板12に照射され、このレーザ照射領域が加熱され、封止部18が盛り上がり、両基板10、12がガラス溶接によって封止される。

## 【0050】

図8には、EL基板10における回路の概略構成が示してある。周辺回路として水平ドライバ40と、垂直ドライバ42が設けられており、その内側が表示領域になっている。水平ドライバ40からはデータラインDLと、電源ラインPLが各列の画素に対応して垂直方向に設けられ、垂直ドライバ42からは、各行の画素に対応してゲートラインGLが水平方向に設けられている。なお、電源電圧、動作クロック、映像データは外部から端子部を介し、水平ドライバ40、垂直ドライバ42に供給される。

## 【0051】

各画素には、nチャネルの選択TFT1、pチャネルの駆動TFT2、保持容量3、有機EL素子4が設けられている。選択TFT1は、ドレンがデータラインDL、ゲートがゲートラインGL、ソースが駆動TFT2のゲートに接続されている。また、この駆動TFT2のゲートには、保持容量SCの一端が接続され、保持容量SCの他端は、所定電位のSC容量ラインに接続されている。駆動TFT2のソースは電源ラインPLに接続され、ドレンは有機EL素子4のアノードに接続されている。そして、有機EL素子4のカソードが低電圧のカソード電源に接続されている。

## 【0052】

そして、ゲートラインGLをHとすることで、その行の選択TFT1がオンになり、その状態で、データラインDLにデータ電圧をセットすることで、その電圧が保持容量SCに保持され、駆動TFT2がデータ電圧に対応した電流を電源ラインPLから有機EL素子4に流し、データ電圧に応じた発光が生起される。

## 【0053】

そして、図において、太線で示したように、封止部18が周辺部に四角柱状に形成される。特に、この封止部18は、端子部の上方にも形成される。しかし、上述のように、封止部18に対応する端子部16の導体は透明なITOや、IZOで形成されている。従って、この部分においてもレーザはEL基板10を透過することができる。

## 【0054】

図9には、端子部16における構成例が示してある。この例では、レーザを透過させたい導体部分80のみをITOで形成し、他の導体部分82はアルミで形成している。すなわち、アルミ配線の導体部分80のレーザ透過部分のみを切断しておき、この部分を覆ってITOの導体部分80を形成することで電気的接続を維持している。

## 【0055】

なお、上述の説明では、端子部16において、レーザ透過部分を設けたが、端子部に至る配線部分にレーザ透過部を設ける場合にも同様にITOなど透明導体を用いて構成できる。

## 【0056】

なお、EL基板10の端子部16など配線部分において、レーザ光を透過させ、封止基板10の透明部分を加熱できる構成であれば、上述のような構成に限らず、金属配線をメッシュ状にして部分的にレーザを透過させたり、厚みを薄くして半透明にしてもよい。

## 【図面の簡単な説明】

## 【0057】

【図1】レーザ照射を示す図である。

【図2】封止基板の構成を示す図である。

【図3】ブラックマトリクスを形成した封止基板を示す図である。

【図4】一画素分の構成を示す図である。

【図5】回路構成を示す図である。

【図6】端子部を有するEL基板の構成を示す図である。

【図7】端子部に対するレーザ照射を示す図である。

【図8】EL基板における回路の概略構成を示す図である。

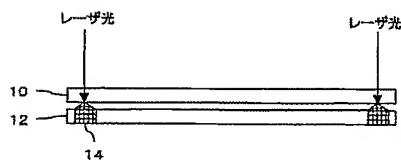
【図9】端子部の構成例を示す図である。

【符号の説明】

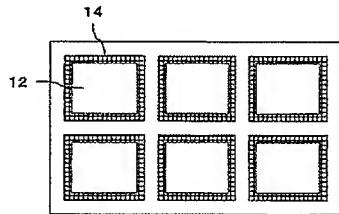
【0058】

1 選択TFT、2 駆動TFT、3 保持容量、4 有機EL素子、10 EL基板  
 、11 バッファ層、12 封止基板、13 ゲート絶縁膜、14 不透明領域、15  
 層間絶縁膜、17 平坦化膜、20 ブラックマトリクス、22 能動層、22c チャ  
 ネル領域、22d ドレイン領域、22s ソース領域、24 ゲート電極、26 ドレ  
 イン電極、30 ガラス基板、40 水平ドライバ、42 垂直ドライバ、53 ソース  
 電極、61 透明電極、62 ホール輸送層、63 有機発光層、64 電子輸送層、6  
 5 有機層、66 対向電極、67 平坦化膜、69 反射膜、DL データライン、G  
 L ゲートライン、PL 電源ライン、SC 保持容量。

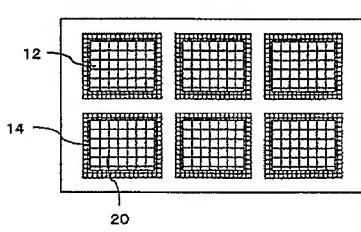
【図1】



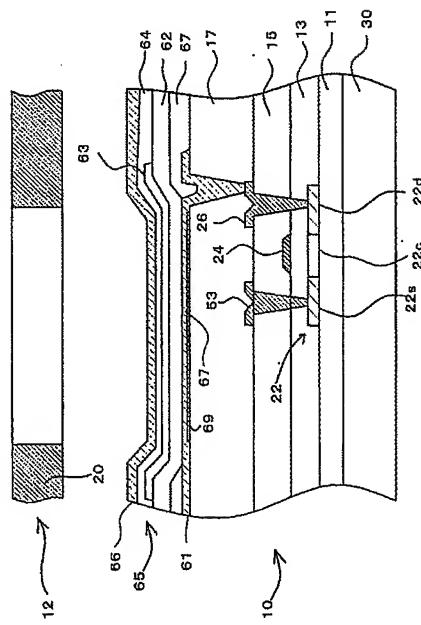
【図2】



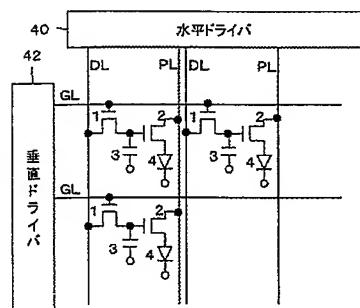
【図3】



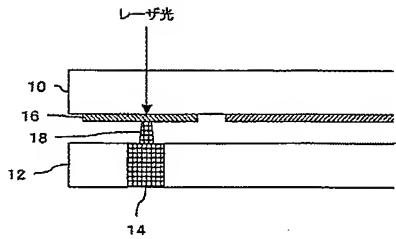
【図4】



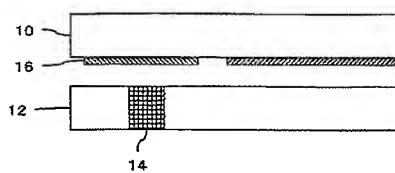
【図5】



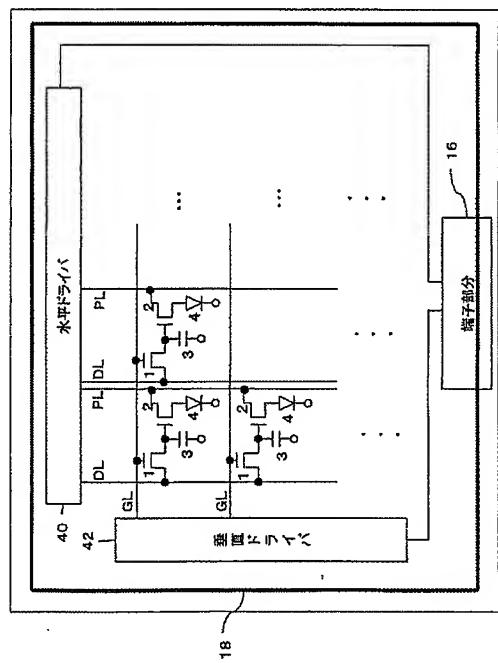
【図7】



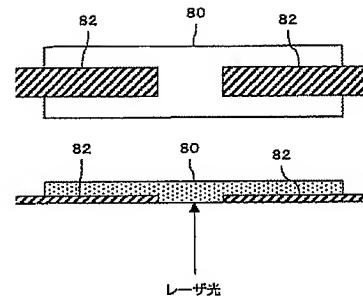
【図6】



【図8】



【図9】



F ターム(参考) 5G435 AA13 AA14 AA17 BB05 CC09 CC12 FF14 KK05 KK10